

## Intel CPUの行方

山岸 勇貴, 渡辺 章人

Yuki YAMAGISHI, Akihito WATANABE

### 1 はじめに

近年、複雑なアプリケーションの同時実行やユーザインターフェースの高度化、モバイル端末の発展により、CPUに高処理性能化や省電力化が要求されている。

IntelではCPUクロック周波数の向上により性能向上を行なってきた。しかしトランジスタ微細化による周波数の向上では、リークと呼ばれるオフ時に流れる漏電や、それに伴う発熱などの問題が発生してきた。そこで、トランジスタ微細化による、クロック周波数の増加だけではなく、1つのCPU内に複数のコアを搭載した、マルチコアCPUが誕生した。またノートパソコンや携帯端末などのモバイル向けCPUの有効利用など、携帯端末に必要な省電力化についても研究を進めている。Intelプロセッサの今後のロードマップをFig.1に示す。

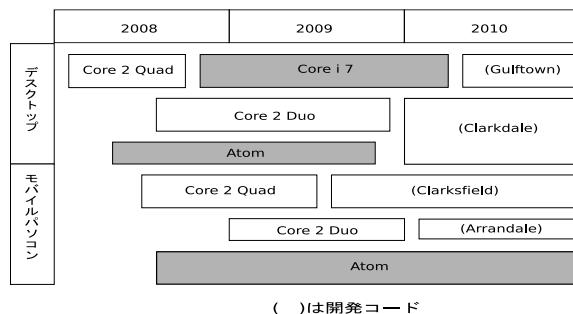


Fig.1 Intel CPU のロードマップ (参考文献<sup>1)</sup> より参照)

本稿では、マルチコア化による性能向上を図った「Core i7」と省電力化に特化されたモバイル向け「Atom」、そして開発段階である、GPUと同等の処理を行なうCPU「Larrabee」について述べる。

### 2 CPUの高性能化

#### 2.1 プロセスルール

CPUの高性能化において重要なのが、プロセスルールである。CPUはトランジスタの集合体であり、トランジスタ間の配線の幅をプロセスルールと呼ぶ。従来のプロセスルールは65nmであったが、High-kと呼ばれる材料を用いることにより、微細化することで発生していたリーク電流を抑えることが可能となり、現在では45nmのプロセスルールを実現している。

プロセスルールが小さくなると、トランジスタ間の抵抗も小さくなり、動作電圧が低下するため、省電力化や電圧低下に伴うスイッチング幅の縮小によるクロック周

波数の増加が可能となる。またCPUコアが小さくなることでキャッシュを搭載する場所が増加する。

#### 2.2 マルチコア化

一般的にプロセッサを構成するトランジスタ数と処理能力は比例せず、トランジスタ数を2倍にしても、処理能力は約1.4倍に留まる。しかし、消費電力は2倍となってしまう。またCPUコアのサイズを大きくすると、複雑性が増し不良品発生数の増加や設計、検証に時間がかかってしまうなどのデメリットが生じる。

そこで、コアサイズを大きくする開発だけではなく、コア数の増加によって性能を向上させるマルチコア化が進められている。マルチコア化とは、1つのCPUパッケージ内にCPUコアを複数搭載するものである。マルチコア化のメリットは、処理を分散させる事による、処理速度の向上である。また処理速度をあまり必要としない時は、コア単位で停止する事により、消費電力を抑える事が可能である。

### 3 Core i7

#### 3.1 Core i7の概要

Intel Core i7とは、デスクトップおよびモバイル機器向けのマイクロプロセッサである。Fig.2にCore i7のアーキテクチャ図を示す。



Fig.2 Core i7のアーキテクチャ図 (参考文献<sup>4)</sup> より参照)

Fig.2に示すように、Core i7は複数のコアを搭載したマルチコアプロセッサである。従来のCore2シリーズの後継機であるが、CPUダイに4つのコアを結合しているものや、メモリコントローラを内蔵しているなど、

Core2 シリーズと形態が異なっている点も多い。そして、各コアには 2 次キャッシュまで個別についており、3 次キャッシュは全てのコアで共有する形になっている。次節より Core i7 に採用された技術の詳細について説明を行なう。

### 3.2 Core i7 に採用された技術

#### 3.2.1 メモリコントーラの内蔵

従来の Intel CPU ではシステムバスと MCH(Memory Control Hub) を経由してメモリにアクセスしていた為、レイテンシが大きかった。またシステムバスの帯域がメモリアクセスのボトルネックになっていた。しかし、メモリコントローラをパッケージに内蔵する事でシステムバスや MCH を介さずに済み、レイテンシの問題が大きく解消された。

#### 3.2.2 ハイペースレッディング

ハイペースレッディングとはプロセッサ内のレジスタやパイプライン回路の空き時間を有効利用することにより、1つのプロセッサを仮想的に2つのプロセッサであるかのように処理する技術である。これにより異なるアプリケーションを同時に実行したり、1つのアプリケーションを通常のシングルプロセッサより高速に実行することが出来る。

#### 3.2.3 ターボブーストテクノロジ

ターボブーストテクノロジとは、プロセッサが TDP(Thermal Design Power: 最大放熱量) の限界未満で稼働している時に、自動的に定格の動作周波数より高速でプロセッサを動作させる機能である。これにより一時的に処理性能を向上させる事が可能となる。

#### 3.2.4 QPI(Quick Path Interconnect)

QPI とは従来使われていた FSB(Front Side Bus) とは異なる、高速インターフェクトである。FSB は最高でも 1Gbps 台の転送レートであったのに対し、QPI では数 Gbps 台の転送レートが可能である。

## 4 Atom

### 4.1 Atom の概要

Atom は、web ブラウジングやメールの送受信等の利用を目的とした携帯端末向け CPU である。そのため、プロセスルールは 45nm、トランジスタは約 4,700 万個と省電力設計となっている。また Core 2 Duo の TDP が最大 35W に対し、Atom の TDP は 0.6~2.5W である。次節より Atom に採用された技術の詳細について説明を行なう。

### 4.2 Atom に採用された技術

#### 4.2.1 Deep Power Down

Atom では、CPU コアの状態を保持する為、外部電力供給の SRAM 「State Storage」 をパッケージ内部に実装している。

Deep Power Down は、State Storage を利用した、消費電力を抑える技術である。以下に詳細を示す。

1. CPU コアがアイドル状態に入る。
2. CPU コアの動作を停止させる。
3. L1 キャッシュ内のデータを L2 キャッシュに書き出し、L1 キャッシュの電源を切る。
4. L2 キャッシュのデータをメインメモリに書き出し、L2 キャッシュの電源を切る。
5. CPU コアの状態を State Storage に書き出し、CPU コアの電源を切る。

Deep Power Down 使用時の電圧は従来の電圧よりも低下しており、CPU 全体の消費電力が最小限になる。State Storage 内に CPU コアの状態が保存されており、CPU コアの状態が消える事は無い。また State Storage はパッケージ内に実装されているため、復帰のレイテンシは短くなる。なお Deep Power Down 使用時での消費電力は 100mW であり、フル動作時の 6% 程度となる。

#### 4.2.2 インオーダ実行

通常の CPU では、命令実行にアウトオブオーダ実行を行なっているが、Atom ではインオーダ実行を行なっている。アウトオブオーダ実行は実行効率が良く、処理速度が向上するメリットがある反面、命令の並べ替え機能は構造上複雑性が増し、TDP が高くなってしまう。また多くのトランジスタが必要となる。

一方インオーダ実行は、アウトオブオーダ実行に比べ、命令の実行効率は低下するが、トランジスタ数が少なくてすみ、TDP が低くできるメリットがある。

## 5 Larrabee

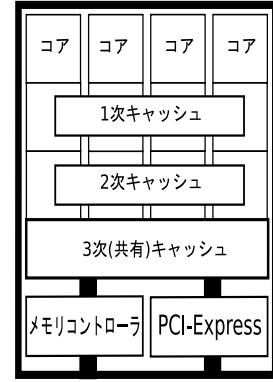
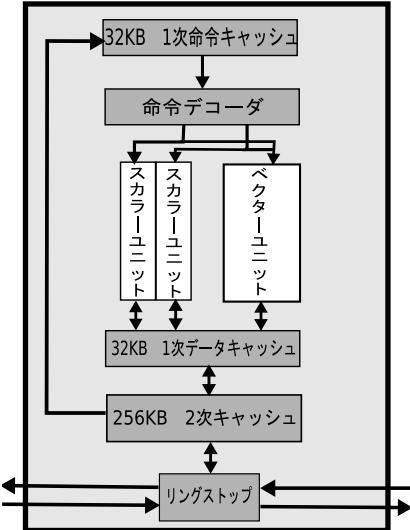
### 5.1 Larrabee の概要

Larrabee とは、Intel 社が 2009 年後半から 2010 年に向けて発売を予定している、GPU(Graphics Processing Unit) の機能を内蔵した、メニーコア CPU である。メニーコアとは CPU ダイに、10 個以上のコアを搭載しているものである。GPU とは、主に描画処理を行なう演算装置である。従来の CPU は、並列計算に不向きであるため、描画処理が遅く、GPU やグラフィックボードが描画処理をしていた。

Larrabee では、各コアがスカラ演算ユニットとベクトル演算ユニットを持ち、1 次キャッシュ、2 次キャッシュを搭載している。Fig.3 に Larrabee の各コアの概要図を示す。

### 5.2 Larrabee の特徴

Larrabee には、従来の CPU と異なる命令セットが採用されている。従来の CPU に採用されている SSE(Streaming SIMD Extensions) という命令セットでは、浮動小数点演算を同時に実行する際のビット幅が 128 ビットレジスタである。これに対して、Larrabee では SSE の拡張版である、LNI(Larrabee New Instruction) が実装され、ビット幅は 512 ビットとなっている。512 ビットレジスタになった事により、SSE の 4 倍の処理を 1 クロックで処理できるようになり、高速に描画処理などのベクトル演算が可能となった。高いベクトル演算性能



が、ソフトウェアレベルで行なう事が可能となり、高い描画処理が必要となるであろう、次世代ゲーム機のCPUとして搭載する事が可能となると考えられる。

しかし Larrabee の問題点として消費電力が上げられる。GPU には特定の処理に適した、ハードウェアによる実装がされており、消費電力が低下するのに対して、汎用的な CPU 上で、GPU と同等の処理を行なう場合、ソフトウェア処理が間に存在する。そのため消費電力が GPU と比べて増加してしまう。

## 6 Intel CPU 今後の予定

2010 年の第 1 四半期には Core i7 と同アーキテクチャである「Lynnfield」とそのモバイル向け省電力のクアッドコア「Clarksfield」が発売予定である。アーキテクチャ図を Fig.4 に示す。「Lynnfield」「Clarksfield」ではメモリコントローラと GPU インターフェースである PCI-Express を CPU 内に統合する事で、ノースブリッジが不要となっている。これは描画処理を高速に行なうためのものであり、GPU に対するアクセス時間が短縮されることで描画処理がより高速になることが予測出来る。

また Core i7 のアーキテクチャの後継である Westmere アーキテクチャより「Gulftown」「Clarkdale」「Arrandale」が今後製造される予定である。Westmere アーキテクチャではコア数が最大で 6 個、プロセスルールが 32nm、3 次共有キャッシュ容量が 1.5 倍の 12MB であり、ソケットが同タイプが開発中である。

そして Atom の次世代プラットフォームでは、メモリコントローラとグラフィックプロセッサを CPU 上で統合し、パッケージサイズが現行モデルの 70% のサイズで、電力消費が 50% の「Pineview」が製造予定である。これにより、ネットブックなどの CPU として搭載することで現在以上のグラフィックス性能を発揮する事が可能となる。

## 7 今後の展望

今後 CPU の性能向上のためプロセスルールがより小さくなる事は明らかである。CPU「Clarkdale」「Arrandale」などプロセスルールが 32nm の CPU が発売されることからも明らかであり、またその次段階では 22nm のプロセスルールでの CPU 製造が予定されている。しかし今後プロセスルールを更に微細化するには、過去の経緯と同様に工業的技術の発展が Intel に求められるだろう。また今後のマルチコア CPU は同タイプのコアを複数搭載したマルチコア CPU ではなく、高スペック CPU コアと低消費電力 CPU コアを搭載したヘテロジニアス構造のマルチコア CPU が誕生する事が予測される。この事によりアプリケーションの処理負荷に応じて CPU コアを使い分けるだけでなく、ユーザがパソコンを使用する場所、電力状況に応じて省電力に特化したコアを使い分ける事が可能となるだろう。

一方、省電力化に特化した Atom は現在、ネットブックの市場を拡大し続けているが、ネットトップ向けに、デュアルコアの Atom が発売されているなど、Atom の市場がデスクトップ市場へシフトしてきている。この動きは、今後主流となるであろうクラウドコンピューティングを見据えたものと考えられる。クラウドコンピューティングとは、インターネット上のコンピューティングリソースをサービスとして利用する利用形態のことである。主な処理を提供されるリソースやサービスによってまかなくため、端末であるパソコンには高い処理能力を必要としない。その為、今後、Atom のような安価な低スペック CPU へのニーズが高まるだろう。

また Larrabee の様に描画処理に特化した、ミニコア CPU の登場により、複雑な描画処理だけでなく、さまざまなアプリケーションの実行など汎用的処理が必要となる次世代のゲーム機への搭載も予測出来る。

## 8まとめ

今日 CPU のニーズは高性能化と省電力化の 2 つが存在する。高性能化については、マルチコア化やメモリコントローラを内蔵した事で、処理性能を向上させた Core

i7 が登場し、複雑なアプリケーションの同時実行やグラフィック性の高いアプリケーションに対して、快適な動作が可能となった。

またメニーコア化により、並列処理に特化した Larrabee をはじめ、今後もコア数の増加によって並列処理に特化した CPU が出てくる事が予測される。しかし現在、複数コアの処理性能を十分に使用出来るアプリケーションが少ない現状を考えると、単にアプリケーション側が CPU 性能を発揮できるように努めるだけでなく、アプリケーション製作側と Intel 社双方が、互いにサポートする必要があるだろう。

また、携帯端末への適応など省電力化を目的として開発された Atom は省電力に特化しただけでなく、ダイサイズが小さいことから製造コストも低く CPU の機能と製造コストの両面から、今後クラウドコンピューティングを有効に利用出来る CPU として需要が拡大することが予想される。今後も Intel CPU において高性能マルチコア CPU と省電力 CPU の二極化が進む事が予想される。

## 参考文献

- 1) 後藤弘茂の Weekly 海外ニュース  
(Intel CPU ロードマップについて)  
<http://pc.watch.impress.co.jp/docs/2009/0206/kaigai488.htm>
- 2) マルチコア化について  
<http://pc.watch.impress.co.jp/docs/2004/0812/kaigai110.htm>
- 3) Core i7 の技術  
<http://shop.tsukumo.co.jp/special/081103a/>
- 4) Core i7 アーキテクチャ  
[http://www.pasonisan.com/dell\\_kojin/desktop/minitower\\_higt.html](http://www.pasonisan.com/dell_kojin/desktop/minitower_higt.html)
- 5) 後藤弘茂の Weekly 海外ニュース  
(Larrabee について)  
<http://pc.watch.impress.co.jp/docs/2009/0330/kaigai498.htm>
- 6) PC online  
<http://pc.nikkeibp.co.jp/article/trend/20081021/1009018/?P=2>
- 7) 後藤弘茂の Weekly 海外ニュース  
(Lynnfield について)  
<http://pc.watch.impress.co.jp/docs/2008/0818/kaigai459.htm>