

# AMD CPU の行方

岡本 崇宏, 田辺 竜也

Takahiro OKAMOTO, Tatsuya TANABE

## 1 はじめに

CPU は, 1970 年半ばからパソコンで広く採用され, 現在まで高速化・高性能化が進められてきた。また, それに加えて低発熱や低消費電力が求められ, 最近では特に省エネルギー性に注目が集まっている。現在, CPU の進化を牽引しているのが, Intel 社や AMD 社である。両社は, CPU の開発方法は異なるものの, 両社共に, 複数のコアを内蔵するマルチコア化により高性能を実現するという方向で CPU の歴史をつくってきた。今後の AMD 製 CPU の動向は, 将来のコア技術やマルチコア化などの方向性で進んでいく。本報告では, AMD 社の CPU の動向に着目し, コア技術から今後の展望を示す。

## 2 マルチコア

マルチコアは, 単にコアの数を増やして, 処理を分担し性能を上げるだけではない。キャッシュメモリなどの周辺の機能の一部は, それぞれに完全に分離するのではなく, 共有している。キャッシュを共有することで, 1 つのプロセッサコアが読み込んだデータを別のプロセッサコアが流用できるというメリットがある。しかし一方で, 1 個のプロセッサ製品にほぼフルセットのプロセッサコアを複数詰め込むという性質上, どうしてもプロセッサのサイズが大きくなり, 製造コストは高くなるというデメリットもある<sup>1) 5)</sup>。

### 2.1 シングルコアからマルチコア

これまで CPU の高速化は, トランジスタやプロセスの微細化により実現してきた。プロセスとは, 半導体のウェハ上に集積される電子回路を電氣的に接続している配線の幅を指している。この幅が小さければ小さいほど, 1 プロセッサに集積可能なトランジスタ数が増加する。そして, プロセスの微細化は, 高クロック化に大きく影響している。2008 年には, 45nm のトランジスタ技術の開発に着手し, プロセスは 65nm から 45nm への転換期となった。次節に述べるマルチコアには 45nm のプロセスの CPU も登場している。しかし, トランジスタが微細化される一方で, リーク電流の増大により, 消費電力が大幅に上昇してしまう。それが問題となり, 高クロック化による性能向上が難しくなった。トランジスタの集積密度の増大による高性能化が進められているものの, より効率的な開発方法が求められている。そのため, AMD 社は世界に先駆けて, 複数のコアを CPU の中に内蔵する技術を開発した。それが, CPU 内部に 2 つのコアを内蔵したデュアルコア Opteron Rev.F と Athlon64 X2 である。以降, マルチコアへと発展することとなる<sup>3)</sup>。

### 2.2 デュアルコア

デュアルコア CPU は, シングルコア CPU がプロセスやスレッドを 1 つしか処理できないのに対して, CPU コアを 2 個搭載しているため, プロセスやスレッドを同時に 2 つ処理できる。AMD デュアルコアプロセッサである Athlon64 X2 の構造を Fig. 1 に示す。

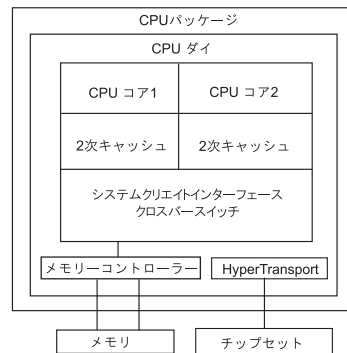


Fig.1 Athlon 64 X2<sup>(3)</sup> より参照

この画期的な点は, メモリコントローラを CPU 内部に内蔵したことで, CPU 外のチップセットを介することなくメモリにアクセスできる点である。これは発売当時 AMD 社独自の技術であり, CPU メモリ間で直接高速にデータのやり取りが行えるという利点がある。例えば, CPU の内部のクロック周波数が約 2GHz なのに対して, CPU とチップセット間は約 1000MHz と遅いことがボトルネックとなり, 性能を発揮できないことがある。しかし, メモリコントローラを CPU 内部に内蔵したことで, CPU 内で 2GHz にデータのやり取りが行えることである。また, コア間の通信が CPU 内部のクロススイッチで高速に行えるため, キャッシュの同一性を保つ作業も素早く行える。これはコアの性能を活かし, CPU での処理を効率的に行う結果となった<sup>3)</sup>。

### 2.3 クアッドコア

クアッドコアとは, 4 つのコアを搭載した CPU のことである。2007 年に, AMD 社は Barcelona というコードネームのクアッドコア Opteron を発表した。以下 Fig. 2 に Barcelona のアーキテクチャを示す。

Barcelona のアーキテクチャの特徴は, 共有 3 次キャッシュである。共有 3 次キャッシュは, 複数のメモリアクセス回数を減少させることができるのである。Barcelona では, 1 次キャッシュデータと命令が各 CPU コアにそれぞれ 64KB ずつ, 占有型の 2 次キャッシュが各 CPU コアに 512KB ずつあり, さらに共有の 2MB の共有 3 次キャッシュを備えている。そして, キャッシュの階層を

増やすだけでなく、Barcelona 独自のキャッシュ制御方式がある。

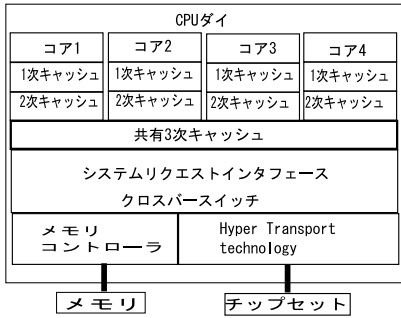


Fig.2 barcelona<sup>(3)</sup> より参照)

これまで、キャッシュ階層間での排他的な制御を行なうアーキテクチャを取ってきた。その方式では、2次キャッシュと1次キャッシュは排他的に制御されるので、1次キャッシュに含まれるキャッシュブロックは2次キャッシュには含まれない。それにより、2次キャッシュと1次キャッシュには重複して含まれるデータがなくなるため、2次キャッシュの量が比較的少なくても効率上がるようになる。しかし、共有3次キャッシュから特定のCPUコアの1つの2次キャッシュへとキャッシュラインが移動してしまうと、他のコアがそのキャッシュラインを参照したい場合には、そのキャッシュラインを持つCPUコアの2次キャッシュにアクセスしなければならない。

そこで、Barcelona では、異なる制御方式を組み合わせることで共有3次キャッシュの効率化を図った。Barcelona の共有3次キャッシュは、基本的にはキャッシュ階層間での排他的な制御を行う。また、共有ラインを共有3次キャッシュに残すこともオプションとして可能となっている。つまり、特定のキャッシュラインに対して、効率のための排他制御か、共有向けの制御かで制御される。これにより、共有3次キャッシュを有効的に機能させることができた<sup>4)</sup>。

#### 2.4 メニーコア化とロードマップ

AMD 社は、サーバ向けに6コアCPU、Istanbul を2009年下半期を発売する。今後、進化するであろうクラウド・コンピューティングやSaaSを意識した次世代サーバプラットフォームを利用するためにも、6コアCPUを活かしてキャッシュ共有の最適化や省電力化が可能になると推察される。そして更に、AMD 社は12コアの実現を目指している。2008年までは、サーバ向けの8コアCPUの実現を目標としてきたが、12コアの方が8コアよりも大量の処理が可能なおうえ、現行の6コアを用いて製造できるという利点があるため、12コアCPUの実現を目指すこととなった<sup>5)</sup>。

2010年に8コア/12コアCPUのMagny-Cours、2011年にプロセス32nmの12コア/16コアCPUのSandtigerを発売する。また、サーバ向けの新たな低消費電力4コア・プロセッサOpteronのバージョンも発表している。以下Fig. 3, Fig. 4にAMD CPUのロードマップを示す。

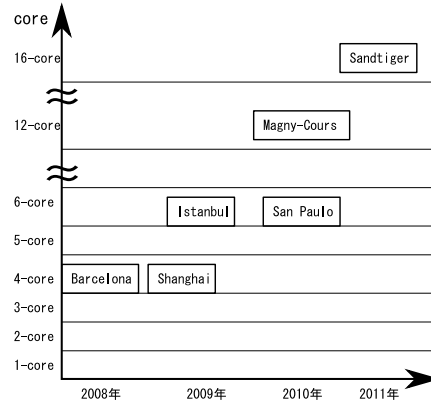


Fig.3 サーバ向けCPU<sup>(4)</sup> より参照)

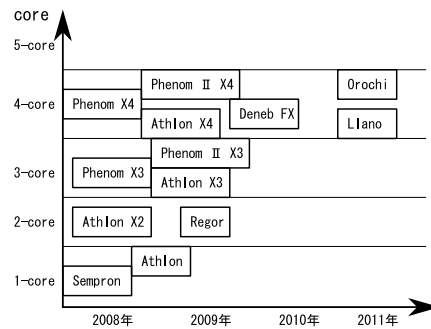


Fig.4 ディスクトップ向けCPU<sup>(4)</sup> より参照)

Fig. 3, Fig. 4に示されてる通り、CPU内のコア数は増え続けている。また、トランジスタやプロセスの微細化も進み、益々高性能なCPUが登場してくことになる<sup>4)</sup>。

### 3 メニーコア

メニーコアとは、コアの数が10個以上を搭載したCPUのことを指す。前節に述べたMagny-Coursや、InterlagosがAMD社のメニーコア製品であり、Magny-Coursは8コア/12コアCPUで、Sandtigerは12コア/16コアCPUである<sup>5)</sup>。

#### 3.1 マルチコアからメニーコア

AMD社では、2010年まで前節に述べたBarcelonaのアーキテクチャから大きな変更はなく、コアの数を増やしていくことになっている。例えば、6コアのSao Pauloはプロセス45nmで製造するディスクトップ向けクアッドコアCPUである。共有3次キャッシュ・メモリの容量を従来の2MBから6MBに拡大している。また、12コアのMagny-Coursでは、12MBの共有3次キャッシュを搭載することになる。このように、コア数を増やすことで共有3次キャッシュ・メモリも増やす必要がある<sup>5)</sup>。

#### 3.2 メニーコアの行方

今後2010年まではアーキテクチャの変更ではなく、CPUのコア数を増やす、いわゆるメニーコア化を軸に、パフォーマンスの向上を図ることになる。そこで、複数のコアで処理を分担し、全てのコアを活かし切るには、コアの数が増えても速度が向上し続けるプログラム、数値

計算ライブラリ等の開発が必要である。処理されるアプリケーションがメニーコアのプロセッサに向けたものでなければならぬことになる。例えば、コンピュータのリソースを管理し、他のプログラムがそれらのリソースを使って動作させるカーネルも、メニーコアを活かすソフトウェアである。今後は、メニーコアと OS やアプリケーションとの互換性が益々求められる。

## 4 CPU と GPU の統合

今後、増大するリッチアプリケーションによって、単にコアの数を増やすのではなく、CPU そのものに変化が現われている。要するに、同種のコアを複数搭載するホモジニアス・マルチコアではなく、異種のコアを複数搭載するヘテロジニアス・マルチコアへの移行である。特に 3D アプリケーションの増加、高画質・高音質コンテンツの普及などにより、CPU よりも GPU の性能が求められるような場面において、高性能が発揮できるよう、GPU が CPU と統合することとなったのである<sup>4)</sup>。

### 4.1 GPU とは

GPU (グラフィックス処理装置) は 3D グラフィックスの表示に必要な計算処理を行なう半導体チップである。従来 3D グラフィックスアクセラレータと呼ばれていた、テクスチャの張り込みなど、最終的なレンダリング処理のみを担当していたチップの発展形で、3D グラフィックスアクセラレータと比べて担当する処理が多くなっている。GPU はレンダリングの前処理にあたる、3D 座標から 2D 座標への座標変換なども担当し、CPU の処理量を減らすことができる<sup>4)</sup>。

### 4.2 FUSION とは

Fusion は CPU と GPU をシリコンレベルで統合した新しいプロセッサである。AMD 社は、グラフィックスチップメーカー ATI Technologies を 2007 年に買収した頃から、Fusion の開発を行ってきた。Fusion は、CPU にグラフィックス機能を加えるだけでなく、GPU コアをより汎用的な利用にも適用し、非グラフィックスアプリケーションも高速化することを可能とする。GPU ベースのデータ並列プロセッサコアを、グラフィックスだけでなく多様な処理を行なうことができる演算リソースとして使おうとしている点は AMD 社独自のものである。こうした機能からも、Fusion がヘテロジニアス・マルチコアとしての方向性をもっていることがわかる<sup>4)</sup>。

### 4.3 FUSION の利点

モバイル PC では近年消費電力が課題となっている。予想以上に電池の容量の進化が見込まれない上、市場がよりバッテリーでの持続時間の向上を要求しているので、チップの消費電力自体を下げる必要がある。また、CPU と GPU を統合することでモバイル PC に必要な LSI を少なくして基盤面積の占有率を下げるができる。GPU を統合することで性能向上が見込まれ、さらに LSI 数が減るので消費電力の低下も見込まれる。このように GPU と CPU をシリコンレベルで統合することは、

低コストで低消費電力で高性能な製品ができることを可能としている<sup>1)</sup>。

## 4.4 FUSION の行方

AMD 社が FUSION で GPU コアを統合する目的は、グラフィックス機能の統合だけではない。むしろ、GPU コアをより汎用的に使って、さまざまなアプリケーションを走らせることの方が目的として大きい。GPU コアを、多用途のベクタプロセッサとして使うことで、マルチコアでは得られない大きな性能ブーストを得ようというのがアイデアである。近日、モバイルエンターテインメント向けの省電力 CPU の Athlon Neo 搭載した PC が登場した。また、薄型モバイル PC 向けのプラットフォームである Yukon が、新 CPU の Athlon Neo とグラフィックス統合型チップセットの組み合わせで提供される。オプションで外付け GPU も追加でき、モバイル PC ながらリアルな 3D グラフィックスだけでなく、HD 動画をスムーズに再生可能なほか、HDMI 端子経由で大画面テレビに高画質な動画や静止画を出力できる。このように GPU の需要は高まっている中、今後はオプションとしてではなく、CPU とのシリコンレベルの統合は急務である。そして、GPU コアをよりソフトウェア的に開けたプラットフォームとして行く必要がある<sup>4)</sup>。

## 5 まとめ

近年 AMD のマイクロプロセッサの製造においては、更に微細化させているので、おのずと消費電力が小さくなっていくが、それを上回る勢いで周波数が増しているため、電力の消費は限度が出てくるだろう。

一方で、3D グラフィックスが携帯電話などにも普及してきている。3D グラフィックスの処理を円滑に進めるためにも、CPU と GPU の統合は益々必要となるだろう。CPU は、コストパフォーマンスや安定性、消費電力などの面を配慮しながら、様々なニーズに応える性能を強化していくことになる。CPU と GPU の統合は、その良い例である。これからも、メニーコア化は進み、異種機能に特化したコアを搭載した CPU が開発されると考えられる。

## 参考文献

- 1) フリー百科事典 Wikipedia  
<http://ja.wikipedia.org/wiki/>
- 2) IT 用語辞典 e-Words  
<http://e-words.jp/w/E3839EE383ABE38381E382B3E382A2.html>
- 3) AMD  
<http://www.amd.com/jp-ja/>
- 4) 後藤弘茂の Weekly 海外ニュース  
<http://pc.watch.impress.co.jp/docs/2007/0227/kaigai340.htm>
- 5) マイコミジャーナル  
<http://journal.mycom.co.jp/pc/index.html>