

# 多様化する次世代メモリ

## The Diversifying Memory of the Next Generations

片浦 哲平, 窪田 耕明

Teppei KATAURA, Koumei KUBOTA

**Abstract:** The memory industry is shaking now. Since it corresponds to it in CPU accelerating, various memories are developed. This paper explains SDRAM, DDRSDRAM, and DRDRAM which are the present mainstream memory, and describes the outline of the memory of the next generations, such as DDRII and QRSL.

### 1 はじめに

近年, CPU や FSB(Front Side Bus) は著しい高速化が進んでいる。しかし, それに伴うメモリの高速化は遅れている。そのため現在では, インテル社やラムバス社など様々な企業がメモリの性能向上に力を入れている。

本論文では, 現在普及してるメモリの仕組みや次世代メモリの展望について述べる。

### 2 現在のメモリ

メモリには様々な種類があるがコンピュータにおいて一般的にメモリといえば, メインメモリである DRAM のことを指す。現在市場に出ているメモリは, SDRAM(Synchronous DRAM), DDRSDRAM(Double Data Rate SDRAM), DRDRAM(Direct Rambus DRAM) の 3 種類に分かれる。この 3 種類のメモリについて以下で説明する。

#### 2.1 SDRAM

Fig. 1 に示す通り, SDRAM は, 従来の DRAM と比べて内部は基本的に同じだが, 外部バスインターフェイスが一定周期のクロック信号に同期して動作するように改良された DRAM のことである。SDRAM は, 1 クロック<sup>1</sup>に 1 つのデータを転送する。

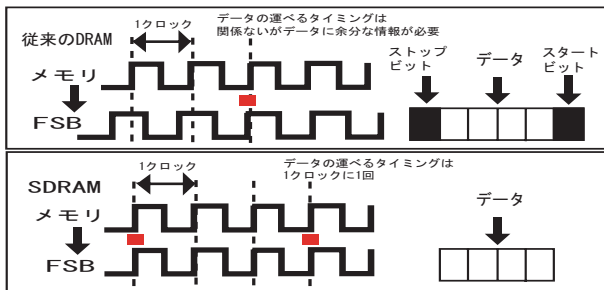


Fig. 1 SDRAM の仕組み

<sup>1</sup>周期的に発生されるパルスの事で 133MHz ならば, 1 秒間に 1 億 3300 万周期のクロックが起こる。

#### 2.2 DDRSDRAM

DDR(Double Data Rate) の名の通り, SDRAM に比べて 2 倍のデータ転送速度をほこる DRAM のことである。<sup>1)</sup> Fig. 2 に示す通り, DDRSDRAM では 1 クロックの信号の立ち上がり立ち下りの両端のエッジを使って 2 回データを転送する。しかし, これはデータの転送が 2 倍になるだけなので, メモリの読み書き要求に対する処理速度は SDRAM と同じである。つまり, DDRSDRAM の効果が発揮されるのは, キャッシュミス<sup>2</sup>の頻度が高く, 直接メモリと頻りにデータ転送を行うような高性能なプロセッサを使用する場合である。

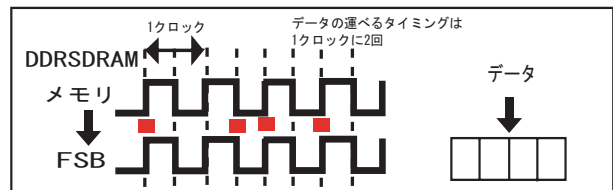


Fig. 2 DDRSDRAM の仕組み

#### 2.3 DRDRAM

SDRAM ではクロック数とバス幅<sup>3</sup>を同時に高めることで高速化を図っていたが, バス幅を広げることはコストや配線の複雑さが伴って高クロック化することが困難になってきた。Fig. 3 に示す通り, DRDRAM ではパケットの概念を取り入れることで 1 回で転送するデータを細かく分け, バス幅を小さくした。バス幅を小さくしたことで, クロック周波数を高めやすくなり, その結果, バンド幅<sup>4</sup>を上げることに成功した。元は省スペース用の高速メモリとして開発されたもので, プレイステーション 2 などにも搭載されている。しかし, 構造が従来とまったく異なるのでコストの増大と初期不良率が高い

<sup>2</sup>プロセッサ内蔵キャッシュにデータがヒットしなかった時のこと。この場合はプロセッサとメモリが直接データのやり取りをする。

<sup>3</sup>コンピュータにおけるデータの通路のこと。幅が大きいほど大量のデータを送る事ができる。

<sup>4</sup>単位時間あたりのデータ転送の容量のこと。ここではメモリの転送速度をいう。

という欠点も持ち合わせている。

これまでに述べたメモリについての簡単な性能比較を Table 1 に示す。

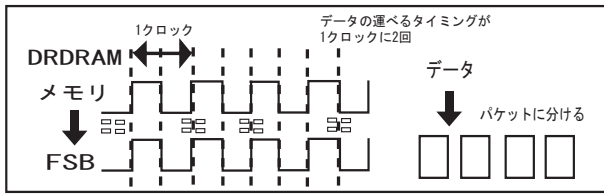


Fig. 3 DRDRAM の仕組み

Table 1 メモリの性能比較

メモリ名	クロック	バス幅	バンド幅
SDRAM	133MHz	64bit	0.85GB/s
DDRSDRAM	266MHz	64bit	2.1GB/s
DRDRAM	800MHz	16bit	1.6GB/s

### 3 次世代のメモリ

次世代メモリとして有力なものに DDRSDRAM の技術に応用した DDR と DRDRAM の技術に応用した QRSL(Quad Rambus Signaling Level) がある。この 2 種類のメモリについて以下に説明する。

#### 3.1 DDR II

DDRSDRAM は今後 DDR1.5 という形でクロック数をさらに高めたメモリに進化する。しかし、2 章で述べた通り、SDRAM はバス幅を大きくすることが物理的に困難になってきている。DDR は従来の DDR では 2bit だったデータフェッチを 4bit にすることで、物理的なスペースの増大を防ぎつつ、バンド幅を実質 2 倍に増やすことを可能にした。DDR はクロックが 400MHz、バンド幅が 3.2GB/s という従来の DDR の 2 倍の処理速度となっている。

#### 3.2 QRSL

QRSL はラムバス社が自社の DRDRAM をさらに発展させた新しいメモリ技術である。QRSL では、クロック数を上げるために Fig. 4 のように 1 クロックあたり 4 値の低振幅信号を使うことで高速なデータ転送速度を実現した。DRDRAM はバス幅が 16bit なので QRSL はバンド幅は 3.2GB/s だが、SDRAM などのメモリと同様に 64bit にすることができれば 12.8GB/s のバンド幅を実現できる。この技術も DRDRAM 同様にネットワーク機器や精密機械のために作られたものであったが、パソコンへの応用が期待されている。

これまでに述べたメモリの目標値を Table 2 に示す。

#### 3.3 今後の動向

市場は SDRAM から DRDRAM に順調に移るはずであったが、アメリカの景気後退から SDRAM の価格が

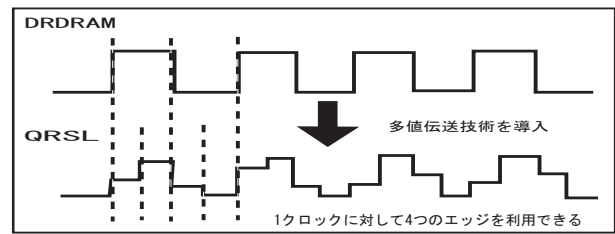


Fig. 4 QRSL の仕組み

Table 2 次世代メモリの目標値

メモリ名	クロック	バス幅	バンド幅
DDR	800MHz	64bit	6.4GB/s
QRSL	800MHz	64bit	12.8GB/s

下がったことや DRDRAM 対応チップセット開発の失敗等のため普及に手間取っている。逆に DDRSDRAM はアスロンが好調なことや、SDRAM と同じ製造ラインで生産可能でメーカーが量産を開始したことから浸透してきている。QRSL は、画期的な構造で性能も優れているが、DRDRAM と同様にコスト面と初期不良率の高さからメモリメーカーの反応がよくないのに対し、DDR は 128bit のバス幅の DDRSDRAM が MAC で実用化されたことで十分なパフォーマンスが望めそうである。DRDRAM を推奨したインテル社もこの状況を受けて、次世代メモリの開発のために Micron、ヒュンダイという DDRSDRAM 中心の企業を含む 5 社で ADT(Advanced DRAM Technology) という団体を結成した。このことから、ADT 規格の DRAM はラムバス社独自の技術を取り入れない可能性が高く、事実上ラムバス社は孤立した状態になってきている。

### 4 まとめ

本論文では現在のメモリの仕組みや次世代のメモリの動向について簡単に述べた。ラムバス社がいくら構造上優秀なメモリを考案しても、実際に作るのはメモリメーカーであり、購入するのは我々である。DRDRAM は、生産コストなどの問題から市場価格が非常に高く、企業や消費者にとっては手を出しにくいのが現状である。そういった点からコストと性能のバランスの取れた DDR が今後の主流になるだろう。

### 参考文献

- 1) DOS/V SPECIAL 5 月号  
(株) 毎日コミュニケーションズ, 2001)
- 2) PC Insider 元麻布晴男の視点  
<http://www.atmarkit.co.jp/fpc/index.html>