

# メモリの行方

## Memory of Next Generation

羽山 徹彩, 近藤 健史

Tessai Hayama, Takefumi Kondo

**Abstract:** In this paper, we introduced memories of next generation. They are three kinds; VM-CSDRAM, DRDRAM and DDRSDRAM. We thought and chosed which memory will be main stream, refering to market research and their architecture.

### 1 はじめに

メモリは、CPU や FSB(Front Side Bas) と共にコンピュータの高速性に欠かせない要素の一つである。CPU の急激なクロックの向上により、パソコンの動作速度は速くなっている。しかしながら、CPU だけが速くなっても、その動作に必要なシステムバスやメモリの動作が向上しなければ総合的な動作の向上は望めない。

このような背景から、近年、メモリの急激な性能の向上が始まっている。今回の発表では、VCMSDRAM, DDRSDRAM, DRDRAM という高速な次世代メモリの規格を示し、そして、その技術的側面と市場動向にふれながら、主流になるであろうメモリについて考察する。

### 2 メモリの仕組み

メモリの動作の仕組みとして大切であると思われるバス幅について fig.1 をもとに以下に示す。

BSB(Back Side Bas) は、2 次キャッシュへの専用のバスで、高速の 2 次キャッシュへのアクセスを可能にしている。

FSB は、メモリや PCI バスなどとノースブリッジを経由して接続するバスである。この FSB のバス幅を大きくすることで、高速のメモリのアクセスが実現する。

現在、2 次キャッシュの BSB のクロックは、CPU のコアクロックと同じになるだけの技術がある。ただし、FSB は現在主流の PC100SDRAM が 100MHz である。そのため、CPU が 500MHz で動作している場合は、その 5 分の 1 でしかデータのやり取りができないことになる。これよりメモリの課題は、メモリのバス幅×動作クロックを CPU コアクロックと同程度に持っていくことである。

### 3 メモリの歴史

#### 3.1 SRAM

SRAM は 2 次キャッシュで用いる。Intel486 時代 (1989 年ごろ) に主流であったのが SRAM(StaticRAM) であり、バスクロックよりも低速で動作する。

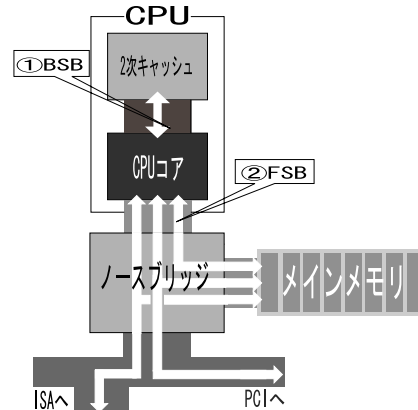


Fig. 1 メモリの環境

B-SRAM(Burst-SRAM) が、1 回のアドレス指定によって連続データへのアクセスを可能とした。これは、Pentium 初期のマザーボードに搭載されていた。

そして、C-SRAM(Custum-SRAM) は、Pentium Xeon, pentium Xeon などの CPU パッケージ内部にとりこまれている高速な SRAM で、コアクロックとの同期を完全にとつてのアクセスができる。このことより SRAM の進化は、落ち着いたと考えられる<sup>3)</sup>。

#### 3.2 DRAM

次に、DRAM における過去のメモリを古いものから順に示す。

##### 1. FPDRAM(Fast Page DRAM)

DRAM からの読み込み時に行うアドレスを指定すると、その行のすべてのデータが行バッファに読み出される。これより、同一行の読み出しに列アドレスのみを指定するだけで、データの読み込みが可能。Intel486 時代に主流であった。

##### 2. EDODRAM(Extend Date Out DRAM)

CPU が読み込みを指定する際に行う、行アドレスの指定と、これに対するデータの読み出しを同時に行うことが可能。1995 年から Pentium 用として用いられた。

##### 3. SDRAM(Synchronous DRAM)

メモリ自体がマザーボード上のバスクロックに同期し、このタイミングでのデータの転送が可能である。1998年以降主流となった。

以上のように、さまざまなアルゴリズムを用いることにより、より速いデータ転送速度を実現させてきた<sup>1)</sup>。

## 4 次世代メモリの技術

### 4.1 次世代のメモリの種類

現在の主流はPC100SDRAMであるが、より高速な次世代メモリの4つの規格について以下に示す。

- VCMSDRAM

VCMは、ページのヒット率を上げてメモリの実行効率を上げる技術である。メモリコアとI/Oインターフェイスの間にチャンネルという一種のキャッシュを搭載する。技術的にはどのDRAMにも搭載できるが、VCMのチャンネルにはメモリコントローラ側に高いインテリジェンスが必要とされる。

- DRDRAM(Direct Rambus DRAM)

PC800DRDRAMでは、バスクロックを800MHz、バス幅を16ビットに拡張することによって、最大1.6GB/sの転送速度を実現する。最高800MHzという高速サイクルで小分けにしたデータを転送する。ただし、現在はこれをサポートしているメモリチップはIntel820のみである。

- DDRSDRAM(Duoble Date Rate SDRAM)

SDRAMのクロックのエッジの両端を使う技術で、データ転送だけを2倍のクロックで行う。つまり、PC266の場合は、ベースが133MHzでデータ転送は266MHzになる。

### 4.2 DRDRAMとSDRAMのメモリアーキテクチャの比較

SDRAMとDRDRAMの違いは、メモリセルに蓄積された情報をどのようにメモリバスに送り出すかである。メモリセルは、8bit単位で縦横のメッシュ上に並べられており、CPUがどの行どの列の情報を取り出すかを指定することで特定のメモリセルを指定する。これにより、特定の場所にある情報のみを取り出している。このための回路をセンスアンプという。

SDRAMは、1行分のデータを一気に転送している。しかし、センスアンプに複写された1行分のデータから、8bit×数列分を一度に出力することはできない。そこでこの中から特定の1列を指定して8bit分だけ読み出す。SDRAMは、この出力信号が対応する周波数クロックに同期するため、サイクル速度で8bitずつ出力される。64bitDRDRAMの場合、メモリセルは、128bit単位で並べられている。このため、最終的に読み出したデータ

は128bitとSDRAMの16倍に相当する情報を読み出すことができる。ただし、このまま出力したのでは、データ出力用に128もの信号線が必要になってしまう。そこで、128bitのデータを16bit単位に分解して転送するようにしている。読み出した128bitのデータは転送用のバッファに収められているので、非常に高速に送信することができる<sup>2)</sup>。概要はFig.2に示す。

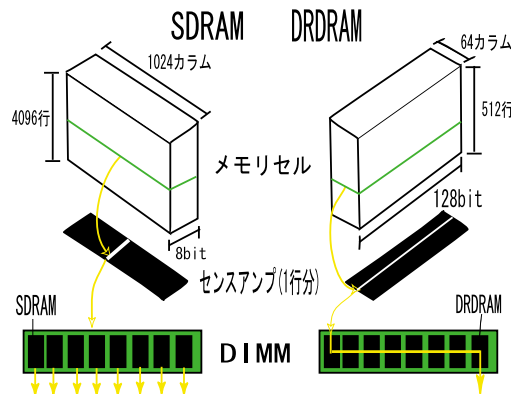


Fig. 2 SDRAMとDRDRAMの技術比較

## 5 メモリの市場

VCMSDRAMは、NECの特許であるため、著作権にかかわるコストに対するメリットが合うかどうか問題である。

DRDRAMは唯一対応しているチップセットIntel820の出荷が遅れたことでDRDRAMに対応する製品の製造を遅らした。また、対応している製品がほとんど存在していないため、当初は量産効果も期待できない。

DDRDRAMの生産ラインはSDRAMの生産ラインとはほとんど変わらず、SDRAMの103%のコストで生成可能である<sup>1)</sup>。

## 6 まとめ

メモリの技術と市場を考慮して、将来的にはDRDRAMが主流になると考えられる。その理由として、4.2で記述したように、アーキテクチャ的にDRDRAMの方がSDRAMよりも画期的である。しかし、市場的にDRDRAMの価格がマスマプロダクションにより落ちるのはまだ先であると考えられる。そのため、早期にDRDRAMが主流になることは考えにくい。以上から、メモリの移り変わりとしてPC133SDRAMからVMCを用いたPC133SDRAM、そして、DDRSDRAM、DRDRAMと移行していくと考えられる。

### 参考文献

- 1) 『DOS/V POWER』(インプレス, 1999年/9月号)
- 2) 『ASC』(アスキー社, 1999年/11月号)
- 3) 小泉修『PCアーキテクチャの全て』(日本実業出版社, 2000年)